

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

This Page Blank (uspto)

Title of the Prior Art

Japanese Published Patent Application No. Hei.2-254855

Date of Publication: October 15, 1990

Concise Statement of Relevancy

This publication discloses that an image reading apparatus having an image sensor comprising plural chips, which minimizes level differences between photoelectric conversion output signals for respective chips.

This Page Blank (uspto)

⑫ 公開特許公報 (A)

平2-254855

⑬ Int. Cl.

H 04 N 1/04
G 06 F 15/64
H 04 N 1/04
1/40

識別記号

1 0 3 C
4 0 0 E
D
1 0 1 A

庁内整理番号

7037-5C
8419-5B
7037-5C
6940-5C

⑭ 公開 平成2年(1990)10月15日

審査請求 未請求 請求項の数 4 (全11頁)

⑮ 発明の名称 画像読み取り装置および画像読み取り方法

⑯ 特願 平1-74903

⑰ 出願 平1(1989)3月29日

⑱ 発明者 板垣 浩 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
 ⑲ 発明者 松岡 伸夫 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
 ⑳ 出願人 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
 ㉑ 代理人 弁理士 谷 義一

明細書

1. 発明の名称

画像読み取り装置および画像読み取り方法

2. 特許請求の範囲

1) 画像情報を有する記録媒体を照明用光源により照射し、第1走査方向に配列された複数チップの光電変換素子から画像信号を出力する画像読み取り装置において、

第2走査方向に複数の濃度を有する標準反射原稿と、

前記標準反射原稿の各濃度に相当する部分を読み取らせるための第2走査方向移動手段と、

前記移動手段の作動に応答して前記光電変換素子各チップの出力信号レベル差が最小になるよう刻御する刻御手段と

を備え、画像信号処理回路の直流レベル可変手段を用いて前記刻御動作を少なくとも1回行なうことと特徴とする画像読み取り装置。

2) 請求項第1項記載の画像読み取り装置において、

複数濃度を有する前記標準反射原稿を読み取った時の各チップの光電変換出力信号レベルが同一になる様に、前記直流レベル可変手段により刻御動作を行なった後、所定位置に設けられた前記標準白色板を読み取り、シェーディング補正手段を付勢することと特徴とする画像読み取り装置。

3) 画像情報を有する記録媒体を照明用光源により照射し、主走査方向に配列された複数チップの光電変換素子から電気信号を出力する画像読み取り方法において、

副走査方向に複数の濃度を有する標準反射原稿を用い、副走査方向移動手段により各濃度に相当する部分を読み取った時の主走査方向各チップの光電変換出力信号レベル差が最小になるように、信号処理回路の直流レベル可変手段を用いてこれらの動作を少なくとも1回行なうことを特徴とする画像読み取り方法。

4) 請求項第1項記載の画像読み取り方法において、複数濃度を有する標準反射原稿を読み取った時の各変換出力信号レベルが同一になるように直流レベル可変手段により行った後に所定位置に設けられた標準白色板を読み取り、シェーディング補正手段を通すといったこれら一連の動作を少なくとも1回行うことを特徴とする画像読み取り方法。

(以下余白)

3. 発明の詳細な説明

[産業上の利用分野]

本発明は、複数の光電変換素子を用いて画像の読み取りを行なう画像読み取り装置および画像読み取り方法に関するものである。

[従来の技術]

従来より、高速画像読み取りに使用されるイメージセンサーとして、主走査方向に複数チップで構成されたイメージセンサー上にストライプタイプのフィルタを構成して、色分解信号を時分割に点順次で読み出す方式のものがある。

ここで、上記色分解信号を得るために使用される色フィルタの分光感度特性およびイメージセンサー自身の分光感度特性により、低波長域は高波長域と比較して分光感度特性が悪くなる。従って標準白色板等の基準画像を読み取った時のイメージセンサー出力信号は点順次にカラーバランスのとれたビデオ信号とはならない。

そこで、色分解信号のダイナミックレンジ

(S/N比)を充分に確保するためにビデオ信号処理回路において、それぞれの色信号に対して増幅等を行ない、標準白色板を読み取った時の各色分解信号のレベル合わせをしてカラーバランス調整を行ない、またそれぞれの色信号に対して直流レベル調整回路を持ち、イメージセンサーで読み取った黒レベル信号の直流レベルをシフトすることにより、複数本で構成されたイメージセンサーの各チャンネル間のレベルを合わせチャンネルつなぎを行っていた。

[発明が解決しようとする課題]

しかしながら、上記従来例ではイメージセンサーを高速駆動した際に、各チップの転送特性の違いにより特に低照度光信号として高濃度原稿を読み取った時に各センサー出力信号の直線性の違いとなり、单一の標準黒色板を読み取って直流レベル調整回路により、黒レベル信号の直流レベルを調整して各センサーの出力信号レベルを合わせたとしても、必ずしも各チャンネル間の濃度レベ

ルが合わないといった欠点があった。

よって本発明の目的は上述の点に鑑み、各チャネル間の濃度レベルを適切に合わせ得るように構成した画像読み取り装置および画像読み取り方法を提供することにある。

[課題を解決するための手段]

本発明に係る画像読み取り装置は、画像情報を有する記録媒体を照明用光源により照射し、第1走査方向に配列された複数チップの光電変換素子から画像信号を出力する画像読み取り装置において、第2走査方向に複数の濃度を有する標準反射原稿と、前記標準反射原稿の各濃度に相当する部分を読み取らせるための第2走査方向移動手段と、前記移動手段の作動に応答して前記各光電変換素子の出力信号レベル差が最小になるよう制御する制御手段とを備え、画像信号処理回路の直流レベル可変手段を用いて前記制御動作を少なくとも1回行なうものである。

本発明に係る画像読み取り方法は、画像情報を有す

る記録媒体を照明用光源により照射し、主走査方向に配列された複数チップの光電変換素子から電気信号を出力する画像読み取方法において、副走査方向に複数の濃度を有する標準反射原稿を用い、副走査方向移動手段により各濃度に相当する部分を読み取った時の主走査方向各光電変換出力信号レベル差が最小になるように、信号処理回路の直流通レベル可変手段を用いてこれらの動作を少なくとも1回行なうものである。

【作用】

本発明によれば、第2走査方向（または副走査方向）に複数の濃度を有する標準反射原稿を用いることにより、第2走査方向（副走査方向）移動手段でもって各濃度に相当する部分を読み取った時の主走査方向各センサー出力信号レベル差が最小になるように、信号処理回路の直流通レベル可変手段を用いて、黒レベル信号の直流通レベルシフトを行なうというこれら一連の動作を少なくとも1回行なうことにより、各チャンネル間の濃度レベル

を1画面として、976画素、即ち図のごとく：要素を主走査方向にG, B, Rで3分割しているので、トータル $1024 \times 3 = 3072$ の有効画素数を有する。

一方、各チップ18~22は同一セラミック基板上に形成され、センサの1, 3, 5番目(18, 20, 22)は同一ラインLA上に、2, 4番目(19, 21)はLAとは4ライン分($62.5 \mu\text{m} \times 4 = 250 \mu\text{m}$)だけ離れたラインLB上に配置され、原稿読み取り時は矢印A-L方向に走査される。各5つのCCDは、1, 3, 5番目は駆動パルス群ODRV 501に、2, 4番目はEDRV 502により、それぞれ独立にかつ同期して駆動される。ODRV 501に含まれるO#1A, O#2A, ORSとEDRV 502に含まれるE#1A, E#2A, ERSはそれぞれ各センサ内での電荷転送クロック、電荷リセットパルスであり、1, 3, 5番目と2, 4番目との相互干渉やノイズ制限のため、お互いにゲッタのない様に全く同期して生成される。この為これらパルスは1つの基準発振源OSC

を合わせ、チャンネルつなぎを行なうようにしたものである。

【実施例】

以下、図面を参照して本発明に係わるカラー画像読み取装置について詳細に説明する。

第1図にカラー画像読み取装置の信号処理ブロックの一例を示す。原稿は、まず露光ランプにより照射され、反射光は原稿走査ユニット3内のカラー読み取りセンサー6により画像ごとに色分離されて読み取られ、増幅回路(プリアンプ)8で所定レベルに増幅される。7はカラー読み取りセンサーを駆動する為のパルス信号を供給するCCDドライバーであり、必要なパルス源はシステムコントロールパルスジェネレータ10で生成される。

第2図(a), (b)にカラー読み取りセンサーおよび駆動パルスを示す。第2図(a)は本実施例で使用されるカラー読み取りセンサーであり、主走査方向を5分割して読み取るべく $62.5 \mu\text{m}$ (1/15mm)

17(第1図)から生成される。

第3図(a)はODRV 501, EDRV 502を生成する回路ブロック、第3図(b)はタイミングチャートであり、第1図のシステムコントロールパルスジェネレータ10に含まれる。單一のOSCより発生される原クロックCLK#を分周したクロックK#546はODRVとEDRVの発生タイミングを決める基準信号SYNC2, SYNC3を生成するクロックであり、SYNC2, SYNC3はCPUバスに接続された信号線550により設定されるプリセッタブルカウンタ24, 25の設定値に応じて出力タイミングが決定され、SYNC2, SYNC3は分周器26, 27および翌駆動パルス生成部28, 29を初期化する。即ち本ブロックに入力されるHSYNC 544を基準とし、全て1つの発振源OSCより出力されるCLK#および全て同期して発生されている分周クロックにより生成されているので、ODRV 501とEDRV 502のそれぞれのパルス群は全てゲートのない同期した信号として得られ、センサ間の干渉によ

る信号の乱れを防止できる。

ここで互いに同期して得られたセンサ駆動バルス O D R V 501は 1, 3, 5 番目のセンサに、 E D R V 502は 2, 4 番目のセンサに供給され、 各センサ 18, 19, 20, 21, 22 からは駆動バルスに同期してビデオ信号 V 1 ~ V 5 が独立に出力され、 第 1 図に示される各チャンネル毎に独立の増幅回路（ブリアンプ） 8 で所定の電圧値に増幅され、 同軸ケーブル 608 ~ 612 を通して第 2 図 (b) の 0 0 S 538 のタイミングで V 1, V 3, V 5 の信号が、 E 0 S 543 のタイミングで V 2, V 4 の信号が送出され、 ビデオ処理ユニット 4 に入力される。

ビデオ処理ユニット 4 に入力された原稿を主走査方向に 5 分割して読み取って得られたカラー画像信号は、 各チャンネルごとに第 1 図のアナログ信号処理回路 9 にそれぞれ入力される。 各チャンネルに対応する信号処理回路は同一回路であるので、 チャンネル 1 (ch1) の回路に限し、 第 7 図の処理ブロック図に従い、 第 8 図のタイミング

32 に入る。

不要サンプリング周波数成分が除去された点順次カラー信号は増幅器 33 に入力され、 規定の信号出力まで増幅されると同時に A C 的に DC レベルが変動するアナログカラー信号の DC レベル変動を除去し、 増幅器 33 の最適動作点に画像信号の DC レベルを固定するためにフィードバッククランプ回路 34 によって零レベルクランプされる。

フィードバッククランプ回路は S / H 回路 34a と比較増幅器 34b より構成されており、 増幅器 33 より出力されるアナログカラー信号の暗出力部（オプティカル・ブラック）の出力レベルを S / H 回路 34a によって検出し、 比較増幅器 34b のマイナス入力に入力される G N D レベルと比較され、 その差分が増幅器 33 にフィードバックされ、 増幅器 33 の出力の暗出力部は常に G N D に固定される。

ここで DK 信号はアナログカラー信号の暗出力部の区間を示す信号であり、 S / H 回路 34a に供給することによりアナログカラー信号の暗出力部の

チャートとともに説明する。

入力されるアナログカラー画像信号は第 7 図 SIGA のごとく、 G → B → R の順であり、 かつ、 1072 画素の有効画素以外に有効画素前に 12 画素のカラーセンサーのホトダイオードと接続されていない空転送部、 次に 24 画素のホトダイオード上に A M で遮蔽した暗出力部（オプティカル・ブラック）、 36 画素のダミー画素、 および有効画素後に 24 画素の合計 3158 画素から構成されるコンポジット信号である（第 4 図）。

アナログカラー画像信号 SIGA は、 バッファ 30 に入力されインピーダンス変換される。 次に、 バッファ 30 の出力信号は S / H (サンプル／ホールド) 回路 31 により S / H パルスに従ってコンポジット信号のリセット部が除去され、 高速駆動した場合の波形歪が取り除かれた S / H 出力信号となる（第 8 図の S / H OUT）。 サンプル／ホールドされた点順次カラー信号にはサンプリングパルスの周波数で不要成分が含まれているので、 これを除去するために、 次にローパスフィルタ (LPF)

DC レベルを水平走査期間 (1 H) に 1 回積出する。 またこの零クランプ回路は次に入る振幅コントロール回路で振幅可変時の入力オフセットを除去する目的をも有している。

アナログカラー信号の暗出力部が零クランプされた信号は、 次に振幅コントロール回路に入力される。 ここでは C P U 制御により、 点順次色信号共通にゲイン調整が行なわれる。

37 は D / A 変換器であり、 C P U のデータバス 533 を介してデータがセットされ、 D / A 変換器出力 Vout は

$$V_{out} = -V_{ref1}/N \quad 0 < N < 1$$

となる。 N は入力ディジタルコードのバイナリ一分数値である。

38 は電圧制御抵抗器であり、 デュアルゲート FET 等で構成され、 D / A 出力電圧によりその抵抗値が変化する。 D / A 変換器 37 には前もって初期データがセットされており、 この時の D / A 出力により電圧制御抵抗器 38 の抵抗値 (R_{vco}) はある決まった値になっている。 この時の増幅器 35 のゲ

インは

$$A_s = 1 + R_f / R_{vc}$$

となる。ここで R_f は増幅器 35 の帰還抵抗を示す。

D/A 変換器 37 のセットデータとゲインとの関係を第 9 図に示す。原稿走査ユニット 3 が均一白色板を読み取った時 A/D 変換出力データ (R, G, B) があらかじめ決められた値になるよう D/A 変換器 37 のデータを CPU データバス 533 より設定し、後述する点順次直達レベルコントロール回路における各カラー信号の撮幅可変手段との併用により、点順次カラー信号の各 R, G, B 信号レベル合わせを行ない、カラーバランスをとる。

レベル制御された点順次カラー信号は次に増幅器 38 に入力され、所定レベルまで増幅されると同時にフィードバッククランプ回路 39 により零レベルクランプされる。このフィードバッククランプ系は前段のフィードバッククランプ回路 34 と全く同一の構成をとっているため、ここではその動作

560 とオペアンプ 552, 558 および抵抗値 R の抵抗 554, 抵抗値 2 R の抵抗 553 および抵抗 R 3 555. R 4 557 より構成された全 4 枚限モードの乗算器であり、CPU からセットされた 8 ビットのデジタルデータに従って、第 10 図 (b) の様に両極性の電圧を出力する。

R_s, R_b, R_c は点順次カラー信号のカラーバランスをとるために増幅器 40 のゲインを各 G, B, R で可変させるための抵抗で、G SEL 信号が論理 "H" の時 G 信号に対するゲインは

$$1 + R_1 / (R_2 + R_{on} + R_s) = A_s$$

となる。ここで R_{on} はアナログスイッチ 42a ~ 42c の導通時の抵抗値を示す。他のカラー信号 B, R についても同様で各ゲート信号 B SEL, R SEL が論理 "H" の時ゲインはそれぞれ

$$1 + R_1 / (R_2 + R_{on} + R_b) = A_b$$

$$1 + R_1 / (R_2 + R_{on} + R_c) = A_c$$

となる。今、イメージセンサーの点順次カラー信号の各色比率が $G : B : R = k : 1 : 1$ であるとすると、カラーバランスをとるために各 G,

説明は詳述しないが、これはその前段の D/A 変換器 37 による振幅コントロール回路でのゲイン可変により生じた出力オフセットを取り除いて、アナログカラー信号の暗出力部を零レベルに固定するためのものである。

再生零レベルにクランプされたアナログカラー信号は次に点順次直達レベルコントロール回路に入力される。ここでは点順次信号の各 R, G, B 信号レベル合わせを行なうと共に、CPU 制御により各 R, G, B ごとに点順次 DC レベル調整が行なわれる。これは後述のチャンネルつなぎ補正において読み取った黒レベル画像信号の DC レベルをシフトさせることが目的である。

42a ~ 42c はアナログスイッチで FET 等により構成され、ゲート信号 G SEL, B SEL, R SEL が論理 "H" の時導通状態となりアナログスイッチは低インピーダンスとなり、論理 "L" の時、非導通状態となり、アナログスイッチは高インピーダンスとなる。43a ~ 43c は乗算器で第 10 図 (a) に示す様にマルチプリーリング D/A 変換器

B, R 信号に対する増幅器 40 のゲインを

$$A_a : A_b : A_c = 1/k : 1 : 1/k$$

となるように前記抵抗 R_s, R_b, R_c を選択してやれば良い。

ここで各 G, B, R 信号に対するゲインが変わるために、乗算器 43a ~ 43c の CPU セットデータ値に対して増幅器 40 の DC 出力電圧を各 G, B, R 信号について同じにしてやるためにには、第 10 図 (a), (b) で示す抵抗 R 3 の値を例えば G 信号について

$$(R_3/2R) \times [R_1 / (R_2 + R_{on} + R_s)] = 1$$

となる関係式より

$$R_3 = (2R/R_1) \times (R_2 + R_{on} + R_s)$$

のよう逆び、他のカラー信号 B, R についても各 R 3 の値を

$$R_3 = (2R/R_1) \times (R_2 + R_{on} + R_b)$$

$$R_3 = (2R/R_1) \times (R_2 + R_{on} + R_c)$$

となるように選んでやれば、乗算器 43a ~ 43c の CPU セットデータ値に対して、増幅器 40 の DC 出力電圧が各 G, B, R 信号について同じにな

り、ゲインを変えたことにより DC レベルの変化割合が各 G, B, R について異なるというようなことはなくなる。

このようにして、点順次直流レベルコントロール回路により、各色信号のカラーバランスがとられ、かつ、点順次カラー信号の DC レベルが CPU セットデータにより時系列に制御される。

バッファ 41 は A/D 変換器 44 の入力バッファであり、その出力インピーダンスが、A/D 変換器の直線性精度を保証する A/D 内部コンバレータの基準抵抗以下になるように、低出力インピーダンスで、且つ、高速なバッファとして構成される。

さて、所定の白レベル、黒レベルに増幅および DC クランプされた点順次カラー信号は A/D 変換器 43 に入力され、デジタルデータ A/D OUT となり、次にデジタル信号処理回路とのタイミング合わせと確実なデジタルデータ送信のためのラッチ回路 44 に入る。DLATCH CLK でラッチされたラッチ出力データは、次のデジタル信号処理回路で

る黒色板の位置へ移動し、ハロゲンランプを点灯して黒レベル画像信号を本回路に入力する。この画像データの 1 ライン分が黒レベルメモリに格納され、黒基準値となる。（以上、黒基準値読み込みモード）

黒レベルデータ D K (i) のデータ数 i は例えば、主走査方向 A 4 長手方向の幅を有するとすれば 16pel/ns で $16 \times 257ns = 4112$ 頭素／各色であるが、その長さをカバーするため、81mm の CCD チップを 5 本並べて 1 ラインとすると、 $16 \times 81mm \times 5 = 4880$ 頭素／各色に対応する $i = 1 \sim 4880$ の値を取り得る。

画像読み込み時には、黒レベルデータ D K (i) に対し、例えばブルー信号の場合 B in(i) - D K (i) = B out(i) として黒補正出力が得られる（黒補正モード）。同様にグリーン G in, レッド R in も同様の制御が行なわれ、黒補正出力 G out, R out となる。

次に副走査方向に複数の濃度を有した標準反射原稿 20 (第 5 図, 第 6 図参照) の読み取りモードに

DLATCH CLK と逆極性のラッチクロックによりラッチされることにより確実なタイミングでデジタルデータの送信をすることができる。チャンネル 2～5 のアナログ信号処理回路に関しては上と同様である。

次に、デジタル変換された各チャンネルの点順次カラー信号 S13 ～ S17 はデジタル信号処理回路 10 に入り、FIFO メモリ 11 によりチャンネル間の画像つなぎが行なわれる。各チャンネルの点順次カラー信号は R, G, B 三色のパラレル信号となる (S18 ～ S20)。次に R, G, B 各デジタルカラー信号は、黒補正／白補正回路 13 に入る。

先ず黒補正回路について説明する。チャンネル 1～5 の黒レベル出力はセンサーに入力する光量が微小の時、チップ間画素間のバラツキが大きい。これをそのまま出力し画像を出力すると、画像のデータ部にスジやムラが生じる。そこでこの黒部の出力バラツキを補正する必要がある。コピー動作に先立ち、原稿走査ユニット 3 を原稿台先端部の非画像領域に配置された均一濃度を有す

る。この標準反射原稿 20 の濃度は標準黒色板濃度よりも低く設定されている。まず原稿走査ユニット 3 は標準反射原稿 20 の濃度 A の領域までステッピングモータ等の副走査方向移動手段により移動し、ハロゲンランプを点灯し、濃度 A レベル画像信号がアナログ信号処理回路 9 に入力する。ここで、R, G, B 各色について 5 チャンネルのデジタルビデオ信号レベル差が最小になるよう、CPU 制御により点順次直流レベルコントロール回路でもって、DC レベルシフトが行なわれる。次に原稿走査ユニット 3 は標準反射原稿 20 の濃度 B の領域まで移動し、上記と同じ信号処理が行なわれる。

このようにして、標準反射原稿 20 の複数濃度を読み取った時の R, G, B 各色について 5 チャンネルのデジタルビデオ信号レベル差が最小になるよう CPU により制御され、これら一連の動作が少なくとも 1 回行なわれる。

次に白レベル補正（シェーディング補正）回路を説明する。

白レベル補正是原稿走査ユニット3を均一な白色板の位置に移動して照射した時の白色データに基づき、照明系、光学系やセンサーの感度バラツキの補正を行なう。基本的な回路構成は黒補正回路と同一であるが、黒補正では減算器にて補正を行なっていたのに対し、白補正では乗算器を用いる点が異なる。白補正時に、まず原稿走査ユニット3が均一白色板の位置（ホームポジション）にある時、即ち複写動作または読み取り動作に先立ち、露光ランプを点灯させ、均一白レベルの画像データを1ライン分の白レベルメモリに格納する。

例えば主走査方向A4長手方向の幅を有するすれば18pel/mmで $18 \times 297 = 4752$ 画素であるが、CCD1チップの画像データを972画素($18 \text{pel/mm} \times 51 \text{mm}$)ずつで構成すると $972 \times 5 = 4860$ 画素となり、即ち少なくとも白レベルメモリの容量は4860バイトあり、1画素目の白色板データをW(i)とすると $i = 1 \sim 4860$ となる。

一方、W(i)に対し、1画素目の画素の通常画

フェース15に入る。インターフェース信号は、デジタルビデオ信号以外に画像送り方向（副走査方向）の同期信号（ITOP）、1ラスタースキャンに1回発生するラスタースキャン方向（主走査方向）の同期信号（BD）、デジタルビデオ信号をカラープリンタ部2に送出するための同期クロック（VCLK）、BD信号をもとにジッターのないVCLKと同期して生成される同期信号（HSYNC）および半二進の双方向シリアル通信のための信号（SRCOM）から成る。

これら信号ラインを通してリーダ部からプリンタ部へ画像情報と指示が送られ、プリンタ部からはプリンタ部の状態情報、例えばチャム、紙なし、ウェイト等の情報の相互やりとりが行なわれる。

他の実施例

上記実施例においては、複数濃度を有する標準反射原稿を別途用意し、原稿台ガラス上に置くようにして説明したが、標準白色板、黒色板と同様に、原稿台先端部の非画像領域に配置することに

素の読み取り値Din(i)に対して補正後の画素データは

$$Dout(i) = Din(i) \times FF_n / W(i)$$

となり、グリーン(G)、ブルー(B)、レッド(R)各色について白補正が行なわれる。

黒補正および白補正が行なわれた3色の画素信号(521～523)は次に画像処理回路14に入り、輝度データと濃度データに変換する対数変換回路、CCDセンサーの色分解フィルタの分光特性補正、および、カラープリンタ2において転写紙に転写される色トナー(Y、M、C)の不要吸収特性の補正を行なう色補正回路（入力マスキング、出力マスキング）、また各色成分画像データY1、M1、C1によりMin(Y1, M1, C1)(Y1, M1, C1のうちの最小値)を算出し、これをスミ（黒）として後に黒トナーを加えるスミ入れ回路と、加えた黒成分に応じて各色材の加える量を決める下色除去（UCR）回路を経て画像処理される（第1図524）。

次に3色の画像信号はプリンターアンタ

よっても同様の結果が得られ、また人間の手を介する工程が減るという良い結果となる。

また、上記実施例の説明においては電子写真を用いたカラー画像形成装置を例にしたが、電子写真に限らず、インクジェット記録、サーマル転写記録等の種々の記録法を適用することも可能である。

さらに複写装置として読取部と像形成部が近接して配置された例を説明したが、離隔させて通信線路により画像情報を伝達する形式でも、勿論本発明を適用できる。

【発明の効果】

以上説明したように本発明によれば、副走査方向に複数濃度を有する標準反射原稿を用い、各濃度を読み取った時の各センサー出力信号の直達レベルを調整し、R、G、B各色について複数チャンネル間の信号レベル差が最小となるように制御してやることにより、各センサー特性違いによる濃度レベル差は最小となり、チャンネルつなぎの

自動調整が可能となる。

4. 図面の簡単な説明

第1図は本発明を適用したデジタルカラー複写機におけるリーダ部のビデオ信号処理ユニットを示すブロック図。

第2図(a)はカラーCCDセンサーの配置図。

第2図(b)は第2図(a)に示した各部の信号タイミング図。

第3図(a)はCCD駆動信号生成回路(システムコントロールパルスジェネレータ18内回路)を示す図。

第3図(b)は第3図(a)の動作を示すタイミング図。

第4図はCCDの駆動タイミング図。

第5図は本発明の一実施例であるデジタルカラー複写機におけるリーダ部の外観図。

第6図は複数濃度を有する標準反射原稿を示す図。

第7図は第1図に示したアナログ信号処理回路9

の1チャンネル用回路を示すブロック図。

第8図は第7図の各部の信号タイミング図。

第9図は電圧制御型増幅回路の特性図。

第10図(a)は第7図に示した乗算器43a～43cの回路図。

第10図(b)はそのコード表を示す図である。

2 … カラーレーザビームプリンタ、

3 … 原稿検査ユニット、

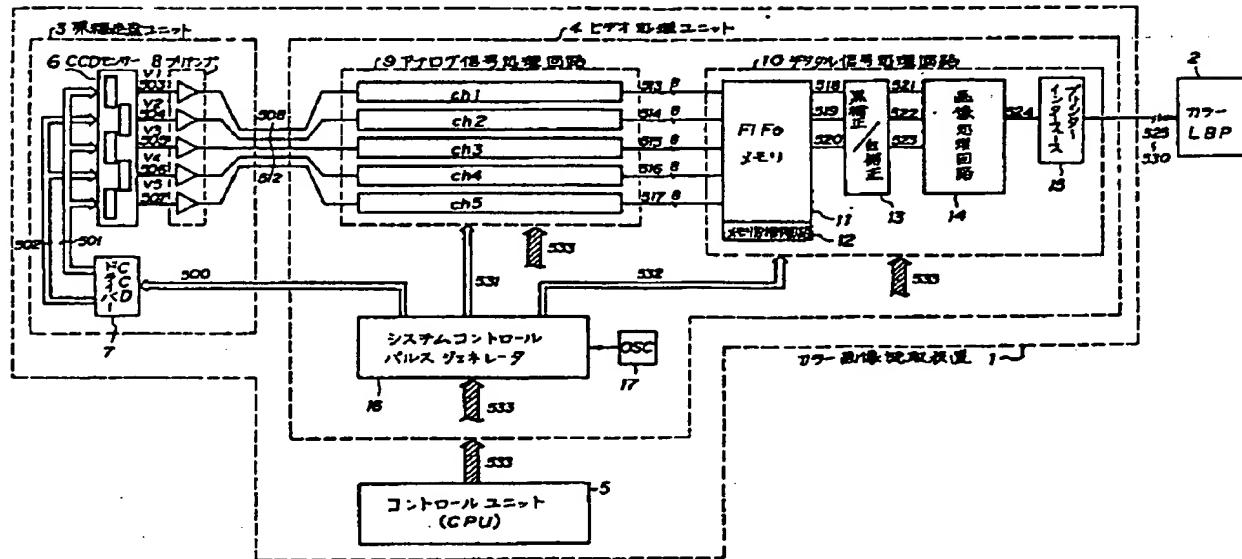
4 … ビデオ処理ユニット、

5 … コントロールユニット、

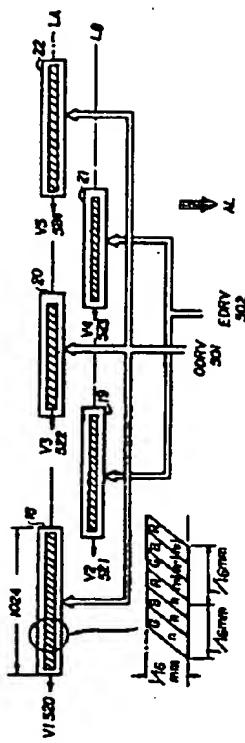
9 … アナログ信号処理回路、

10 … デジタル信号処理回路、

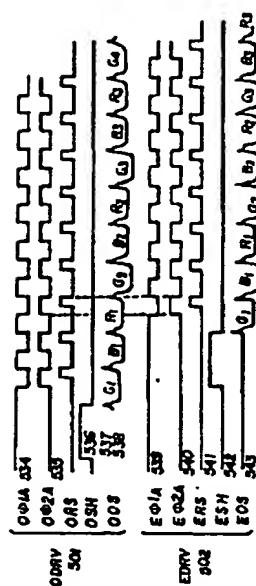
20 … 標準反射原稿。



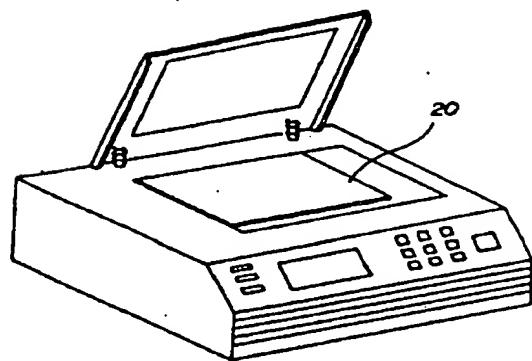
第1図



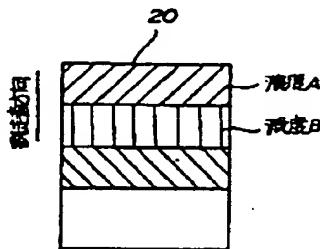
第2図(a)



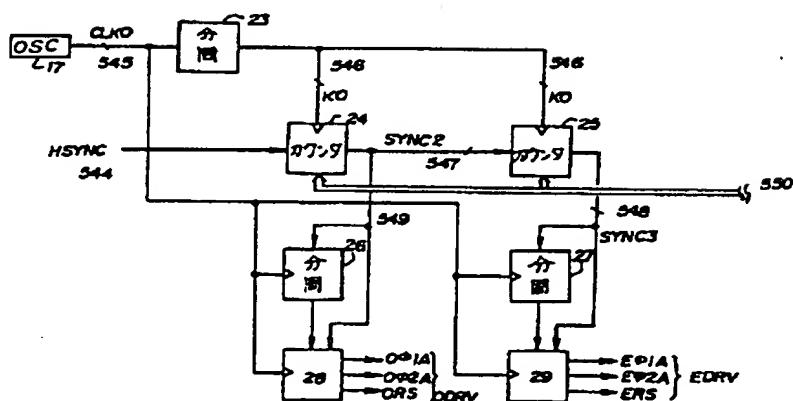
第2図(b)



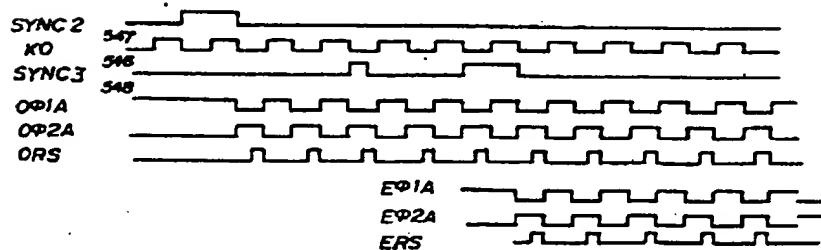
第5図



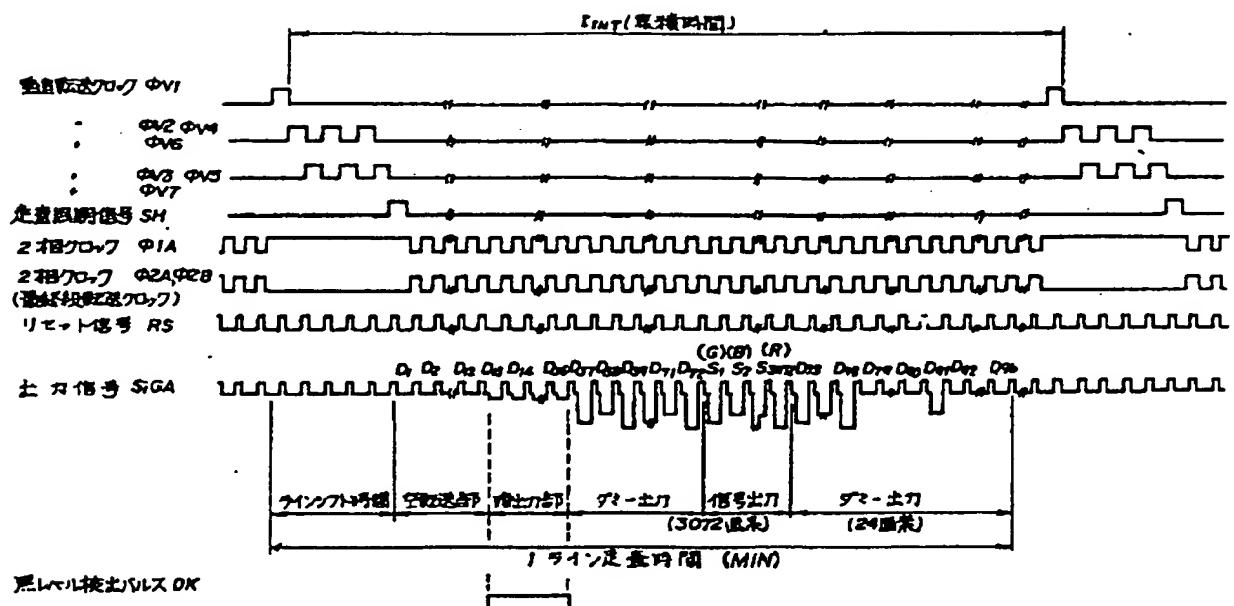
第6図



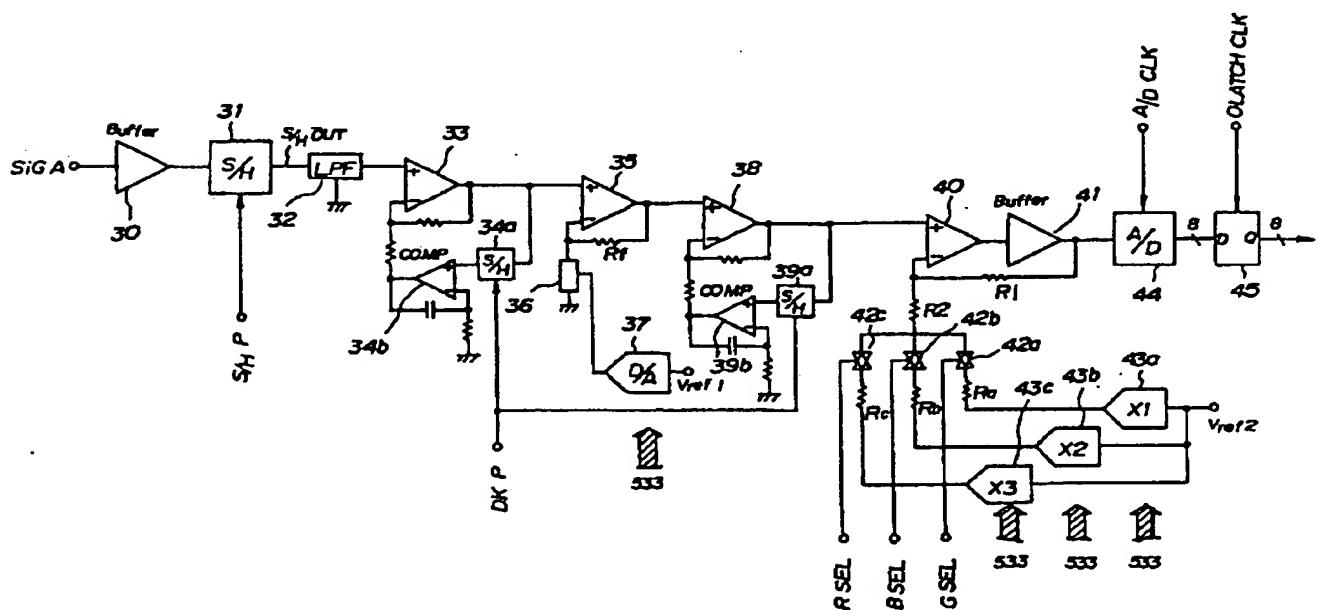
第3図(a)



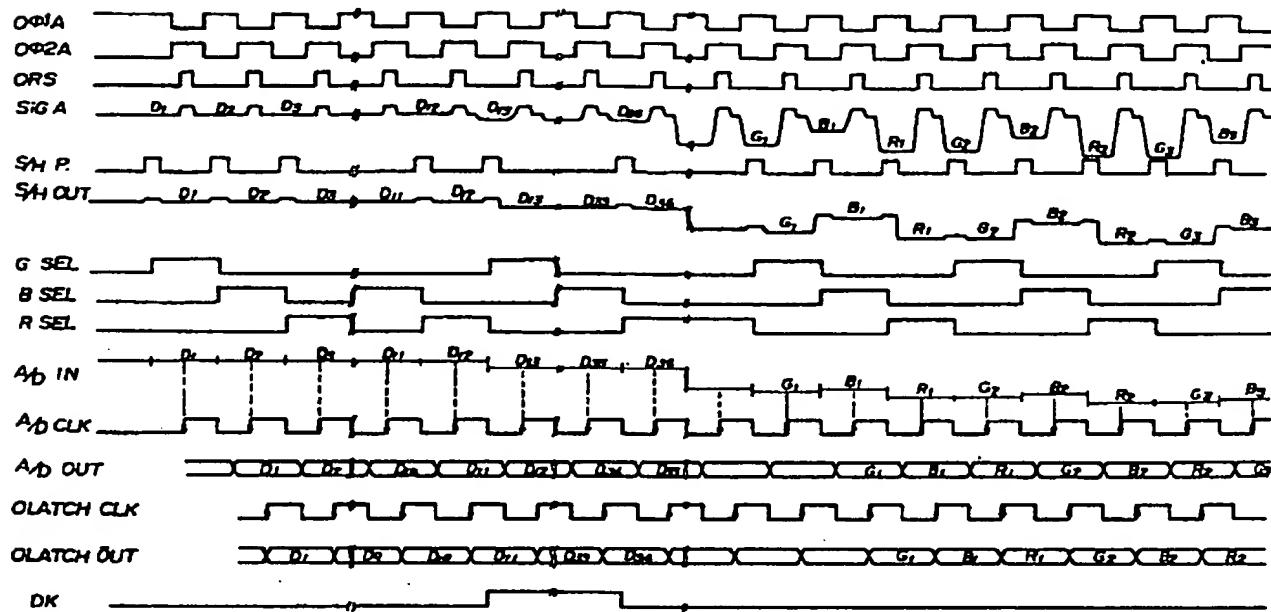
第3図(b)



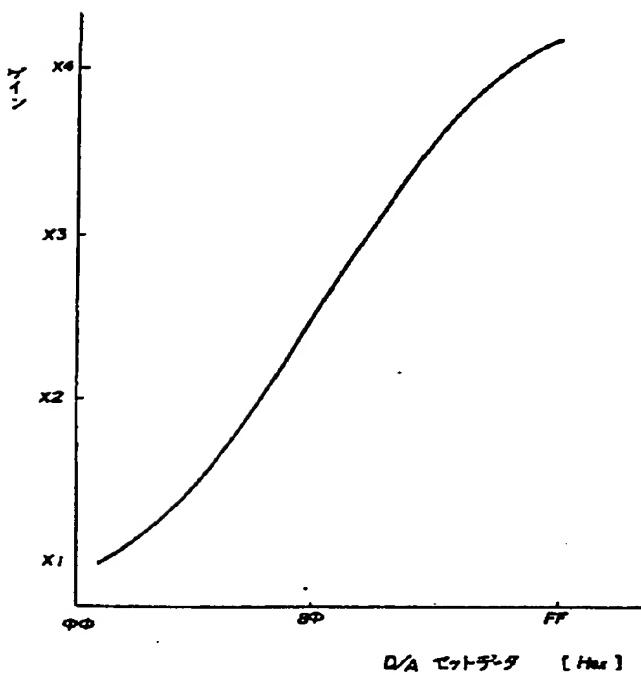
第 4 図



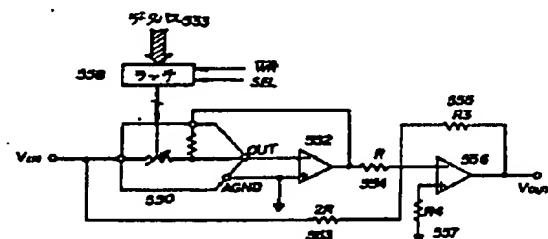
第 7 図



第8図



第9図



第10図(a)

DIGITAL INPUT N	ANALOG OUTPUT
11111111	$+ \frac{R_1}{2^8} (\frac{127}{128}) V_{DD}$
10000001	$+ \frac{R_2}{2^8} (\frac{127}{128}) V_{DD}$
10000000	0
01111111	$- \frac{R_1}{2^8} (\frac{127}{128}) V_{DD}$
00000001	$- \frac{R_2}{2^8} (\frac{127}{128}) V_{DD}$
00000000	$- \frac{R_3}{2^8} (\frac{127}{128}) V_{DD}$

第10図(b)

This Page Blank (uspto)